



دانشگاه بیرجند

دانشکده برق و کامپیوتر

دستور کار آزمایشگاه معماری کامپیوتر

تهیه و تنظیم:

سید حسین موسوی

محمد علی آبادی

بهار ۹۵

فهرست مطالب

مقدمه

جلسه ۱: آشنایی با برد آموزشی معماری کامپیوتر RN-CAT

جلسه ۲: آزمایش ۱- آشنایی با انواع گذرگاه داده و کار کردن با آن

جلسه ۳: آزمایش ۲- کار با ALU در حالت محاسبات منطقی

جلسه ۴: آزمایش ۳- کار با ALU در حالت محاسبات ریاضی و بدون نقلی ورودی

جلسه ۵: آزمایش ۴- کار با ALU در حالت محاسبات ریاضی و با نقلی ورودی

جلسه ۶: آزمایش ۵- آشنایی کار با حافظه با دسترسی تصادفی (RAM) و اعمال تغییرات در آن

جلسه ۷: آزمایش ۶- آشنایی کار با تبادل داده بین واحدهای ALU و RAM

جلسه ۸: آزمایش ۷- انجام عملیات مرتب سازی داده ها در حافظه

پیوست

به نام خداوند جان و خرد

دانشجوی عزیز با عرض تبریک به مناسبت شروع ترم جدید تحصیلی توجه شما را به نکات مهمی که در این آزمایشگاه مدنظر است، جلب می‌کنم. امیدوارم با توجه به این نکات ترمی خوب با عملکرد و یادگیری عالی در این حوزه داشته باشید.

- ۱- حداکثر تاخیر مجاز از زمان شروع کلاس ۱۰ دقیقه می‌باشد و در صورت تاخیر بیش از آن غیبت ثبت خواهد شد.
- ۲- حداکثر تعداد غیبت مجاز در طول ترم یک جلسه می‌باشد، غیبت دوم با کسر ۰,۵ نمره از نمره نهایی همراه خواهد بود و غیبت بیش از دو جلسه منجر به حذف آموزشی به علت غیبت غیر مجاز خواهد شد.
- ۳- بارم بندی عبارتست از:
الف) کلاسی ۳ نمره (نمایش خروجی هر قسمت به مسئول آزمایشگاه الزامی است).
ب) گزارشکار ۷ نمره (هر یک از اعضا گروه موظف به ارائه حداقل ۴ گزارشکار نا همسان با عضو دیگر گروه می‌باشد که در هر جلسه به فردی که گزارشکار را انجام داده نمره اعطا می‌شود).

ج) پروژه ۱۰ نمره

با تشکر

سید حسین موسوی

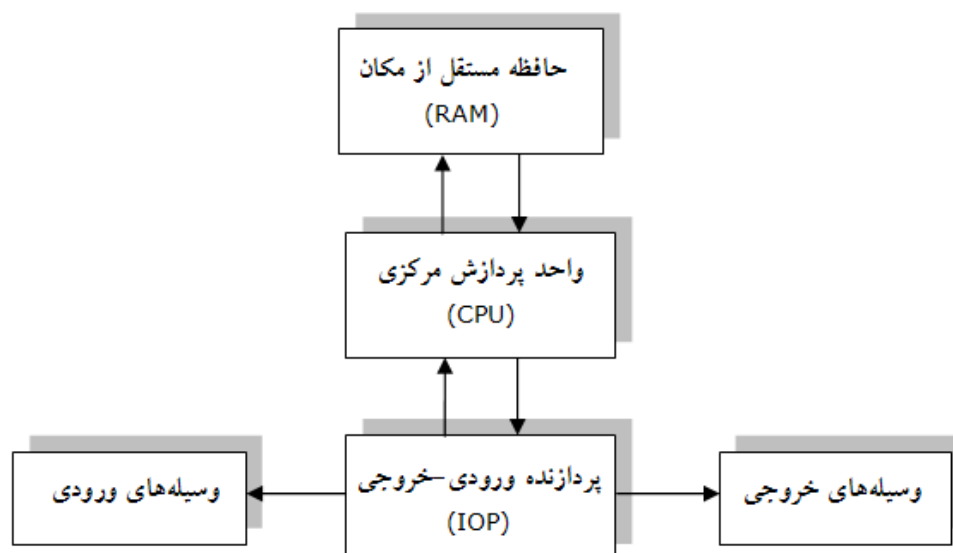
جلسه اول

آشنایی با برد آموزشی معماری کامپیوتر RN-CAT

قسمت های مختلف برد آموزشی

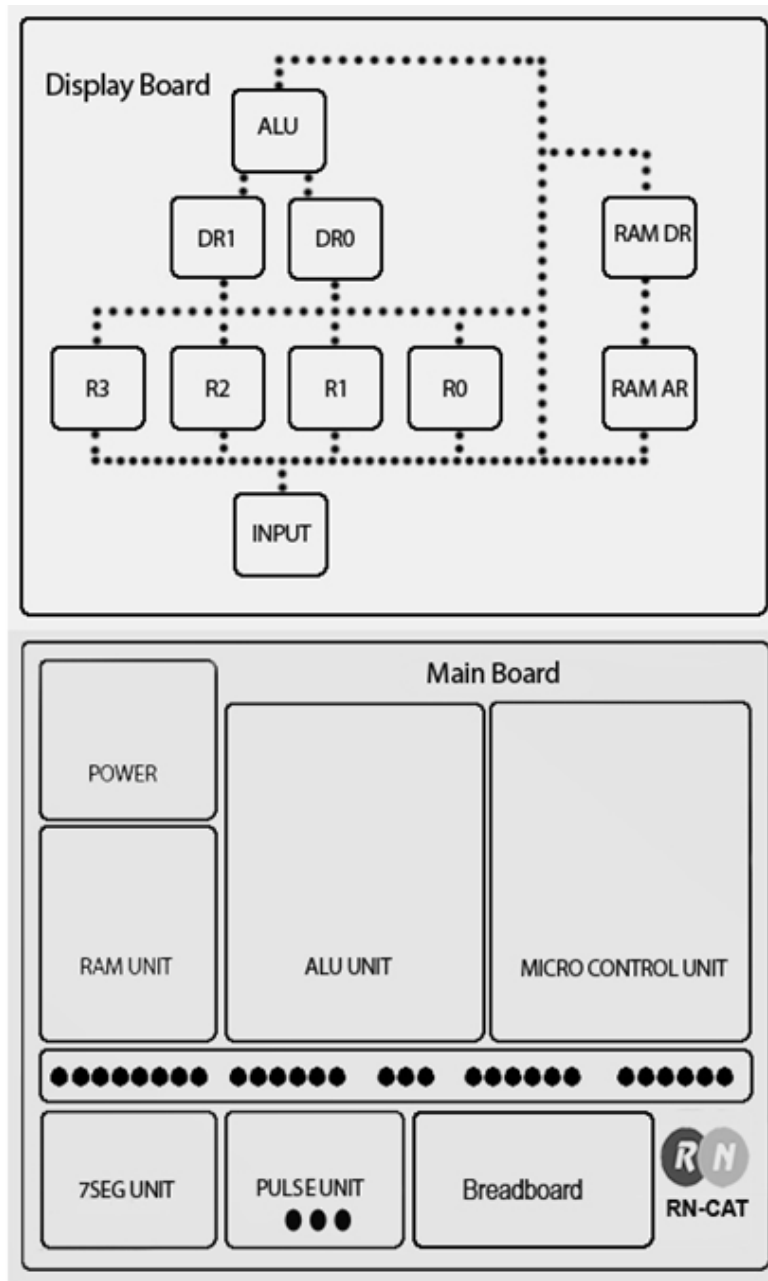
همانطور که می دانیم سخت افزار کامپیوتر معمولاً به سه بخش عمده مطابق شکل ۱-۱ تقسیم می شود :

- ۱- واحد پردازش مرکزی CPU حاوی یک واحد حساب و منطق (ALU) برای کار روی داده ها، تعدادی رجیستر برای ذخیره کردن داده ها و واحدهای کنترل برای برداشت و اجرای دستورالعمل ها .
- ۲- حافظه یک کامپیوتر که محل نگهداری دستورالعمل ها و داده هاست . این حافظه، حافظه با دستیابی تصادفی خوانده می شود زیرا CPU قادر است به هر مکانی از حافظه بطور تصادفی دستیابی نموده و در یک فاصله زمانی ثابت اطلاعات دودویی را از آنجا بردارد.
- ۳- پردازنده ورودی و خروجی (IOP) که حاوی مدارات الکترونیک برای کنترل تبادل و انتقال اطلاعات بین کامپیوتر و دنیای خارج است.



شکل ۱-۱ بلاک دیاگرام کامپیوتر دیجیتال

سیستم آموزشی RN_CAT مطابق با شکل ۲-۱ در دو قسمت طراحی شده است: برد اصلی (Main Board) و برد نمایشی (Display Board).



شکل ۲-۱ نمای کلی برد آموزشی.

بالا: نمای کلی از Display Board / پایین: نمای کلی از Main Board

● برد اصلی (MainBoard)

(۱) مدارهای کنترلی:

الف) سیگنال های کنترلی که توسط ۲۹ کلید که در پنج بخش مجزا از هم قرار دارند تولید می شوند:

- توسط کلیدهای DATA INPUT، داده و یا آدرس را می توان وارد سیستم نمود.
- شش کلید در ALU Ctrl نوع عملیات منطقی یا ریاضی ALU را تنظیم می کند.
- با کلید های RAM Ctrl نوشتن و خواندن در خانه های مختلف از حافظه قابل انجام است.
- بخش DATA REGs Ctrl برای کنترل ورود اطلاعات به رجیسترها می باشد
- بخش BUS Ctrl، باس داده را کنترل می کند که در آن فقط یکی از شش قسمتی که کلید آن اینجا قرار گرفته حق رزرو باس را دارد. به این معنی که اگر بیش از یک قسمت بخواهد باس را در اختیار بگیرد، باس در اختیار قسمتی که ابتدا آن را رزرو کرده قرار می گیرد و در آن لحظه MICRO CONTROL UNIT پیغام خطایی توسط بازر و LED موجود در آن تولید می کند.

توسط هر کلید، منطقی که مورد نیاز است (صفر یا یک) قابل تنظیم می باشد. هر کلید LED مربوط به خود را دارد، زمانیکه کلید را به سمت پایین فشار دهید منطق "۱" در خروجی تولید می شود که LED آن هم روشن می گردد. زمانی که کلید بالاست منطق "۰" در خروجی تولید می شود که LED آن خاموش می باشد. حال بسته به اینکه پایه ورودی در تراشه مورد نظر فعال صفر یا فعال یک است و همچنین بسته به عملی که قصد انجام آن می باشد، باید کلید مربوط به آن را در حالت صفر یا یک تنظیم کرد.

ب) سه مدار تولید کننده تک پالس با شاسی های P_0, P_1, P_2 در PULSE UNIT قرار گرفته است.

توسط شاسی P_0 یا همان CLOCK، پالس لبه بالارونده مورد نیاز برای تمام رجیسترها ایجاد می شود. توسط شاسی P_1 یا همان USER یک پالس لبه بالارونده برای قسمت ۷-SEG UNIT ایجاد می شود. همچنین کاربر از این پالس ایجاد شده که خروجی لبه پایین رونده آن نیز در قسمت PULSE UNIT موجود است، می تواند برای طرح های خود که بر روی برد سوار می کند استفاده نماید.

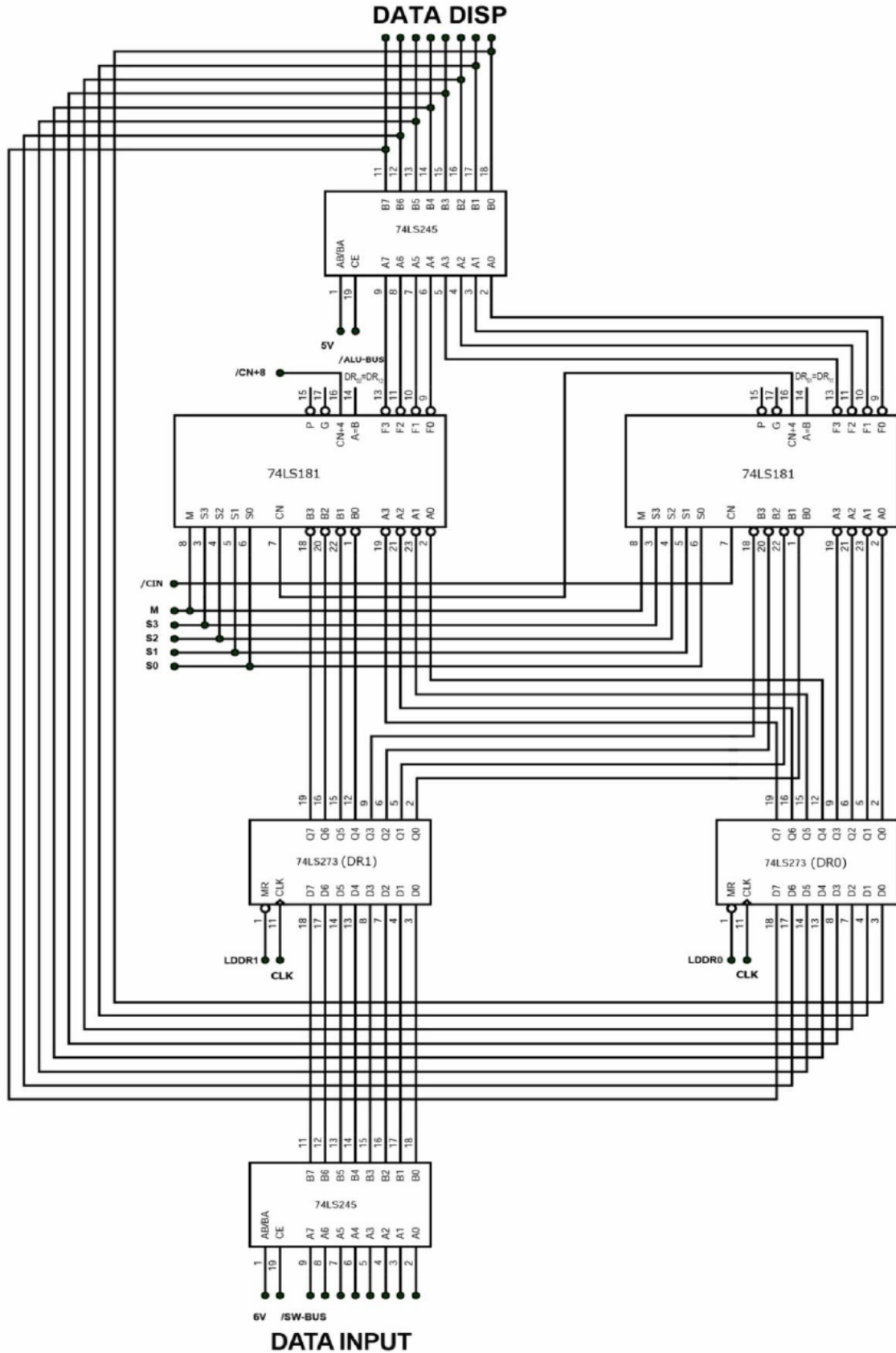
توسط شاسی P_2 یا همان RESET کلیه مدار کنترل برد (MICRO CONTROL UNIT) و همچنین رجیسترهای DR_{1-0} و AR به حالت پیش فرض صفر تغییر می کند.



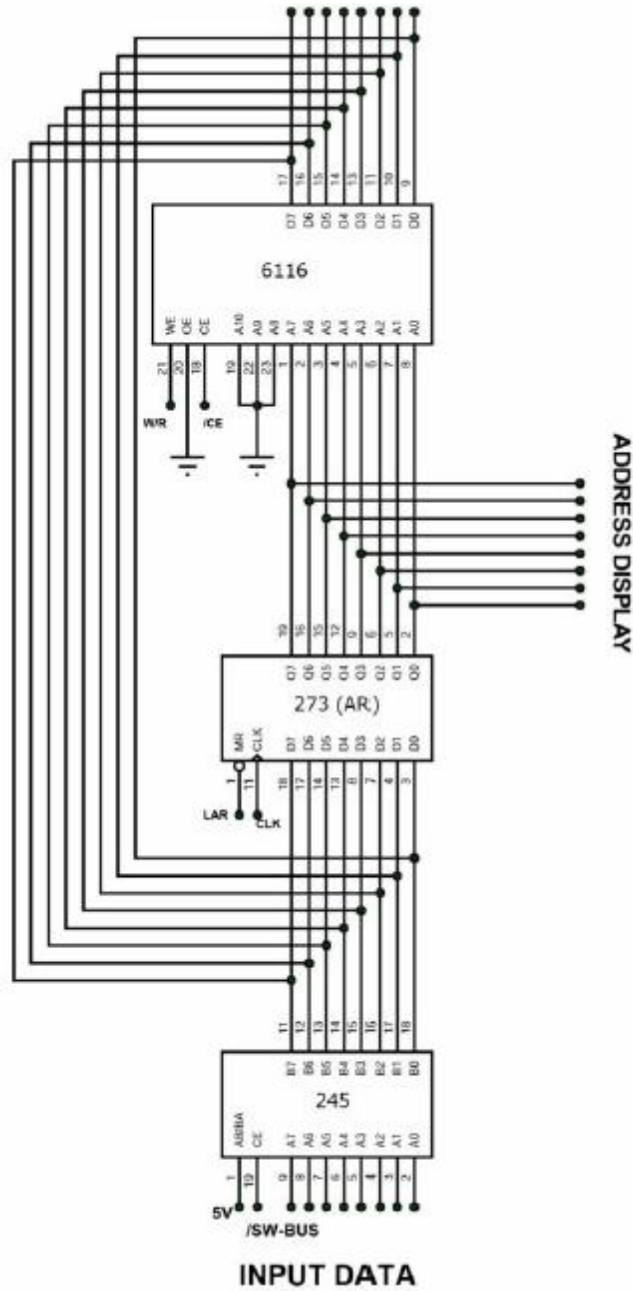
۲) مدارهای آزمایش

مدارهای آزمایش در واحدهای زیر قرار گرفته اند:

<p>در این واحد مدارات لازم جهت انجام آزمایش های مربوط به ALU قرار گرفته است. در این طرح از دو تراشه $74LS245$، چهار تراشه $74LS374$، دو تراشه $74LS273$ و دو تراشه $74LS181$ که قطعات پایه آزمایش های مربوط به ALU هستند تشکیل شده است، شکل ۱-۳ را ببینید. تراشه های $74LS08$، $74LS04$ نیز برای کنترل عملیات های مربوط به فعال سازی تراشه ها و همچنین عملیات انتقال کلاک به آن ها در این واحد استفاده شده است.</p>	ALU UNIT
<p>در این واحد مدارات لازم جهت انجام آزمایش مربوط به RAM قرار گرفته است. در طراحی این مدار تراشه 6116، تراشه $74LS273$ و تراشه $74LS245$ وظیفه اصلی انجام آزمایش را بر عهده دارند، شکل ۱-۴ را ببینید. از تراشه های $74LS08$، $74LS04$ نیز برای کنترل عملیات های مربوط به فعال سازی تراشه ها و همچنین عملیات انتقال کلاک به آن ها در این واحد استفاده شده است.</p>	RAM UNIT
<p>ATmega¹⁶ $74LS041$ ULN²⁸⁰³ $74LS04$ $74LS245$ $74LS08$</p>	MICRO CONTROL UNIT
ATF^{16V8B-10PI}	VSEG UNIT
<p>در این واحد مدارات لازم جهت عملیات ریست، کلاک و استفاده کاربر قرار گرفته است. در طراحی این مدار تراشه $74LS00$ وظیفه اصلی را ایفا می کند. به پیوست مراجعه کنید</p>	PULSE UNIT



شکل ۱-۳ شماتیک ALU



شکل ۱-۴ شماتیک RAM

۳) سایر قسمت ها

برای انجام آزمایش های بیشتر یک برد برد هم بر روی Main Board تعبیه شده که این امکان را به کاربر می دهد تمامی مداراتی که به صورت سخت افزاری بر روی برد تعبیه شده است را بر روی برد پیاده و تست نماید.

۴) منبع تغذیه

بر روی سیستم یک منبع تغذیه تعبیه شده که ورودی آن $220V/50Hz$ و خروجی آن $5V/3A$ می باشد. زمانیکه برد آموزشی به برق متصل می شود وجود ولتاژ مناسب $5V DC$ با روشن شدن LED سبز رنگ در قسمت POWER SUPPLY، نشان داده می شود.



● برد نمایش (Display Board)

LED های قسمت Display Board را می توان در پنج بخش از یکدیگر متمایز کرد.

بخش اول: LED های DATA BUS که تعداد آن ها بیش از همه می باشد و مسیر حرکت DATA بین رجیسترها را مشخص می کند.

بخش دوم: LED هایی هستند که در ورودی یا خروجی هر رجیستری وجود دارند، تعداد آن ها دو عدد می باشد و داخل و خارج شدن داده را بر روی رجیستر نشان می دهد.

بخش سوم: LED های DATA BUS USAGE FLAGS هستند که نشان دهنده اینست که چه عملیاتی در حال انجام است و آن واحد DATA BUS را به خود مشغول کرده است. در حالت نرمال DATA BUS تنها توسط خروجی یک رجیستر قابل اشغال شدن است و اگر بیش از این باشد عملیات غلطی در حال وقوع است و در آن لحظه Buzzer شروع به بوق زدن می کند.

بخش چهارم: LED های مربوط به عملیات WRITE و READ در RAM می باشد.

بخش پنجم: LED مربوط به COUT است که اگر در عملیاتی از ALU رقم نقلی خروجی تولید شود این چراغ روشن می شود.

مشخصات سیستم

۱. طول کلمه ماشین ۸ بیت می باشد، بنابراین طول کلمه ALU، حافظه، باس داده و باس آدرس نیز ۸ بیت میباشد.
۲. دستورالعمل های پایه ای سیستم ۸ بیتی می باشد.
۳. سیستم، حافظه ۲ کیلو بیتی را پشتیبانی می کند.
۴. ALU از دو تراشه $74LS181$ که به صورت آبخاری به یکدیگر متصل شده اند تشکیل شده است. سیگنال رقم نقلی از تراشه با ارزش بیتی کم به تراشه با ارزش بیتی بالا منتقل می شود (شکل ۶-۲). بر روی این دو تراشه ۱۶ عملیات ریاضی و ۱۶ عملیات منطقی قابل انجام است.
۵. اشکال زدایی ورودی/خروجی به صورت دستی قابل انجام است.

تعریف سیگنال های کنترل:

سیگنال های کنترلی که در ادامه آورده شده، توسط کلیدهای کنترلی ۱ تا ۲۹ بر روی برد اصلی تولید می شوند.



عملکرد	سیگنال کنترلی
برای ورودی داده یا آدرس به سیستم استفاده می شود.	$D_7 \sim D_0$
سیگنال کنترلی برای پرچم رقم نقلی، اگر $CIN=0$ باشد ورودی رقم نقلی دارد و اگر $CIN=1$ باشد ورودی رقم نقلی، ندارد.	CIN
$M=0$ برای عملیات ریاضی و $M=1$ برای عملیات منطقی در ALU می باشد.	M
عملیات مختلفی که ALU می تواند انجام دهد را مشخص می کند.	S_2, S_1, S_0
مقدار ورودی $D_7 \sim D_0$ را در رجیستر آدرس AR ذخیره می کند که برای آدرس دهی RAM استفاده می شود.	$LDAR$
سیگنال فعال سازی تراشه حافظه RAM ₁₁₁₆ می باشد و فعال صفر است.	$/CE$
سیگنال کنترلی نوشتن/خواندن برای RAM می باشد. زمانیکه $W/R=0$ باشد عمل نوشتن در RAM و زمانیکه $W/R=1$ باشد عمل خواندن از RAM انجام می شود.	W/R
داده روی باس را در حافظه موقت DR ₁ ذخیره می کند، فعال یک است.	$LDDR_1$
داده روی باس را در حافظه موقت DR ₀ ذخیره می کند، فعال یک است	$LDDR_0$
مقدار موجود در باس را به R ₂ می فرستد و فعال یک است	LDR_2
مقدار موجود در باس را به R ₂ می فرستد و فعال یک است.	LDR_2
مقدار موجود در باس را به R ₁ می فرستد و فعال یک است.	LDR_1
مقدار موجود در باس را به R ₀ می فرستد و فعال یک است.	LDR_0
مقدار داده ورودی $D_7 \sim D_0$ را به باس می فرستد و فعال صفر است.	$/SW-BUS$
نتیجه عملیات انجام شده در ALU را به باس می فرستد و فعال صفر است.	$/ALU-BUS$
مقدار R ₂ را به باس می فرستد و فعال صفر است.	$/R_2-BUS$
مقدار R ₂ را به باس می فرستد و فعال صفر است.	$/R_2-BUS$
مقدار R ₁ را به باس می فرستد و فعال صفر است.	$/R_1-BUS$
مقدار R ₀ را به باس می فرستد و فعال صفر است.	$/R_0-BUS$



نمایشگرهای برد آموزشی

این قسمت از برد آموزشی مربوط به نمایش نتایج فرایندهای آزمایش ها می باشد که در دو قسمت زیر به صورت مجزا بخش های مختلف آن ها تشریح داده می شود.

عملکرد	نام نمایشگر	نوع نمایشگر
نمایش نتایج به دست آمده در ALU	ALU	Seven-segment
نمایش مقدار رجیستر داده i	$DR_i ; i=1,2$	
نمایش مقدار رجیستر i	$R_i ; i=0,3$	
نمایش محتوای خانه مشخص شده در حافظه RAM	RAM DR	
نمایش آدرس خانه مشخص شده در حافظه RAM	RAM AR	
نمایش داده یا آدرس ورودی به سیستم	INPUT DATA	
نمایش اطلاعات آزمایشی که توسط کاربر ایجاد می شود	\forall SEG UNIT	
دو LED در بالای \forall -Segment مربوط به بافر اطلاعات نتیجه ALU ، در هنگام خروج اطلاعات از آن به صورت چشمک زن فعال می شوند. این LEDها در یک فلش یک جهته به سمت بالا و دیتا باس قرار گرفته است.	ALU	LED
دو LED در پایین و دو LED در بالای \forall -Segment مربوط به نمایش محتوای DR_i ، در هنگام ورود اطلاعات به آن به صورت چشمک زن فعال می شوند. یک جفت از LED ها در فلش یک طرفه به سمت DR_i و یک جفت دیگر در فلش یک طرفه به سمت واحد ALU قرار گرفته است.	$DR_i ; i=0,1$	
دو LED در پایین \forall -Segment ورود اطلاعات و دو LED در بالای آن خروج اطلاعات را در رجیستر i نشان می دهد . با ورود یا خروج اطلاعات، هر جفت LED به صورت مجزا به شکل چشمک زن فعال می شوند. یک جفت از LED ها در فلش یک طرفه به سمت R_i و یک جفت دیگر در فلش یک طرفه به سمت داده قرار گرفته است.	$R_i ; i=0,3$	



<p>دو LED در بالای ۷-Segment مربوط به بافر اطلاعات ورودی، در هنگام ورود اطلاعات آن به دیتا باس به صورت چشمک زن فعال می شوند. این جفت LED در یک فلش یک جهته به سمت بالا و دیتا باس قرار گرفته است.</p>	INPUT DATA	
<p>دو LED در پایین و دو LED در بالای ۷-Segment رجیستر AR، در هنگام ورود اطلاعات به آن به صورت چشمک زن فعال می شوند. یک جفت از LED ها در فلش یک طرفه به سمت واحد RAM و یک جفت دیگر در فلش یک طرفه به سمت AR قرار گرفته است.</p>	RAM AR	
<p>دو LED در بالای ۷-Segment رجیستر DR، در هنگام ورود و خروج اطلاعات آن به دیتا باس به صورت چشمک زن فعال می شوند. این جفت LED در یک فلش دو جهته نسبت به دیتا باس قرار گرفته است.</p>	RAM DR	
<p>با فعال شدن وضعیت نوشتن در حافظه RAM روشن می شود.</p>	WRITE	
<p>با فعال شدن وضعیت خواندن از حافظه RAM روشن می شود.</p>	READ	
<p>اگر UNIT MICRO CONTROL بصورت عادی فعال باشد به صورت چشمک زن با فاصله زمانی های ۵۰۰ ms خاموش و روشن می شود. اما اگر خطایی در روند آزمایش ها رخ دهد، مثلاً دو واحد همزمان قصد رزرو کردن باس را داشته باشند، به صورت ممتد روشن می ماند. این LED بایستی در تمامی مراحل آزمایش بصورت چشمک زن فعال باشد.</p>	RDY/BUSY	
<p>اگر باس داده توسط یکی از واحدها اشغال شده باشد، ابتدا پنج مرتبه چشمک می زند و سپس روشن باقی می ماند.</p>	DATA BUS	



پیش تنظیمات

کلیدهای منطقی که تولید کننده سیگنال های کنترلی هستند را قبل از روشن کردن برد آموزشی طبق جدول زیر تنظیم نمایید.
 (زمانی که کلید به سمت پایین فشار داده شود نماینگر منطق "۱" و حالت On می باشد. در غیر اینصورت به معنای منطق "۰" و حالت Off می باشد)

/SW-BUS	/ALU-BUS	/R ₃ -BUS	/R ₂ -BUS	/R ₁ -BUS	/R ₀ -BUS	/CE
1	1	1	1	1	1	1

حال برد را با منبع تغذیه +5V روشن کنید و تنظیمات زیر را انجام دهید.

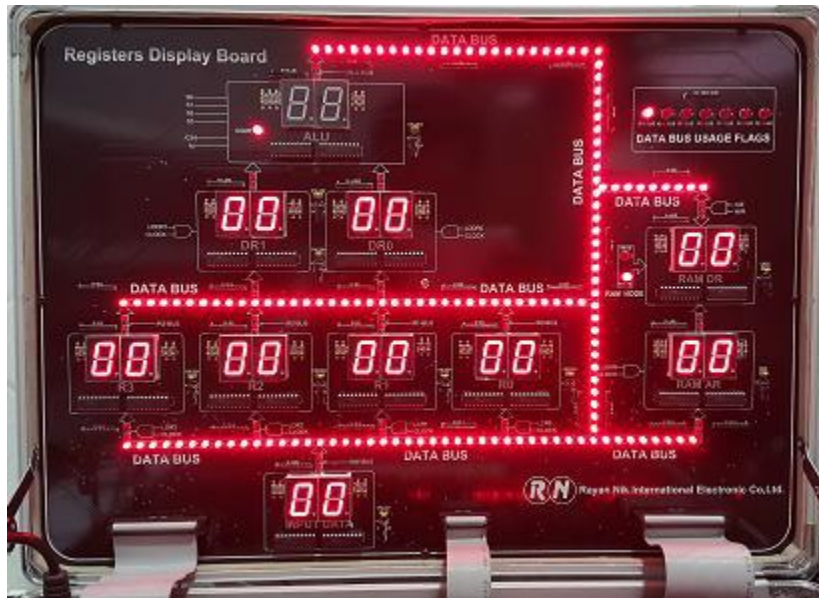
D ₇ ~D ₀	LDAR	/CE	W/R	LDDR ₁	LDDR ₀	LDR ₃	LDR ₂	LDR ₁	LDR ₀
00	1	0	0	1	1	1	1	1	1

/SW-BUS	/ALU-BUS	/R ₃ -BUS	/R ₂ -BUS	/R ₁ -BUS	/R ₀ -BUS
0	1	1	1	1	1

حال کافی است شاسی (CLOCK) P₀ را زده و آنچه بر روی ۷-SEG ها در Display Board می بینید به صورت زیر است:

DR ₁	DR ₀	R ₃	R ₂	R ₁	R ₀	INPUT	RAMDR	RAMAR	ALU
00	00	00	00	00	00	00	00	00	xx

پس از انجام پیش تنظیمات بالا، محتوای D₇~D₀ به تمامی رجیسترهای بالا به جز ALU می رود. از این رو LED های ورودی تمامی رجیسترها پنج مرتبه روشن و خاموش شده و سپس روشن می مانند که نشان دهنده این است که عملیات مورد نظر بر روی آن رجیستر توسط خطوط کنترلی انجام شده و وضعیت فعلی ذخیره شده است. شکل ۱-۵ نمایی از Display Board را بعد از پیش تنظیمات نشان می دهد.



شکل ۱-۵ مقادیر رجیسترها پس از پیش تنظیمات

تمرین: برای تمام تراشه هایی که بر روی برد آزمایشی به کار گرفته شده اند و در جدول زیر ردیف شده است دیتاشیت آن را بررسی کرده و آن را تشریح نمایید، به طوریکه که موارد زیر را شامل گردد:

نام تراشه	ردیف	نام تراشه	ردیف
۷۴LS۵۴۱	۷	۷۴LS۰۰	۱
۷۴LS۱۸۱	۸	۷۴LS۰۴	۲
۷۴LS۲۴۵	۹	۷۴LS۰۸	۳
۷۴LS۳۷۴	۱۰	۶۱۱۶	۴
۷۴LS۲۷۳	۱۱	ULN۲۸۰۳	۵
ATF۱۶۷۸B	۱۲	ATMEGA۱۶	۶

- نام تراشه و وظیفه اصلی آن چیست؟
- کدامیک از انواع پایه ها (ورودی دیتا، خروجی دیتا، کنترلی ورودی یا خروجی ، تغذیه) را دارا است؟ آنها را مشخص نموده و مختصر توضیح دهید.
- پایه های ورودی در این تراشه فعال صفر هستند یا فعال یک؟
- ولتاژ مجاز تغذیه در این تراشه چه میزان است؟



آزمایش ۱ - آشنایی با انواع گذرگاه داده و کار کردن با آن

پیش تنظیمات برد را انجام داده و آن را روشن کنید. ابتدا sw-bus را فعال نمایید. سپس با فشردن کلیدهای مربوط به ورود داده ، داده ۰۲ را وارد نموده و در سون سگمنت‌های Input Data مشاهده نمایید. اکنون کلید sw-bus را غیرفعال نموده و با استفاده از کلیدهای مذکور، داده E۳ را وارد کنید. علت آنچه را که سون سگمنت‌های Input Data مشاهده می کنید توضیح دهید.

حال طبق جدول زیر، سطر به سطر (از سمت چپ) عملیات مذکور را انجام داده و خروجی ها (در سمت راست جدول) را مشاهده نموده و عملی را که در هر سطر انجام می شود تحلیل کرده و به سولات زیر پاسخ دهید.

DV-D۰	/SW-BUS	/ALU-BUS	/R۰-BUS	/R۱-BUS	/R۲-BUS	/R۳-BUS	/CE	LDR۰	LDR۱	LDR۲	LDR۳	LDDR۰	LDDR۱	P۰	R۰	R۱	R۲	R۳	DR۰	DR۱
**	۱	۱	۱	۱	۱	۱	۱	۰	۰	۰	۰	۰	۰		۰۰H	۰۰H	۰۰H	۰۰H	۰۰H	۰۰H
۱۱H	۰	۱	۱	۱	۱	۱	۱	۱	۰	۰	۰	۰	۰	↑	۱۱H	۰۰H	۰۰H	۰۰H	۰۰H	۰۰H
۲۲H	۰	۱	۱	۱	۱	۱	۱	۰	۱	۰	۰	۰	۰	↑	۱۱H	۲۲H	۰۰H	۰۰H	۰۰H	۰۰H
۳۳H	۰	۱	۱	۱	۱	۱	۱	۰	۰	۱	۰	۰	۰	↑	۱۱H	۲۲H	۳۳H	۰۰H	۰۰H	۰۰H
۴۴H	۰	۱	۱	۱	۱	۱	۱	۰	۰	۰	۱	۰	۰	↑	۱۱H	۲۲H	۳۳H	۴۴H	۰۰H	۰۰H
۵۵H	۰	۱	۱	۱	۱	۱	۱	۰	۰	۰	۰	۱	۰	↑	۱۱H	۲۲H	۳۳H	۴۴H	۵۵H	۰۰H
۶۶H	۰	۱	۱	۱	۱	۱	۱	۰	۰	۰	۰	۰	۱	↑	۱۱H	۲۲H	۳۳H	۴۴H	۵۵H	۶۶H
**	۱	۱	۰	۱	۱	۱	۱	۰	۰	۰	۰	۰	۱	↑	۱۱H	۲۲H	۳۳H	۴۴H	۵۵H	۱۱H
**	۱	۱	۱	۰	۱	۱	۱	۰	۰	۰	۱	۰	۰	↑	۱۱H	۲۲H	۳۳H	۲۲H	۵۵H	۱۱H
**	۱	۱	۱	۱	۰	۱	۱	۱	۱	۰	۰	۱	۰	↑	۳۳H	۳۳H	۳۳H	۲۲H	۳۳H	۱۱H

سوال ۱ - جدول زیر را طبق مثال اولش کامل کنید.

نمایش سمبلیک	شرح عملیات انجام شده	شماره ردیف جدول فوق
$R_0 \leftarrow 11H$	محتوای R_0 با مقدار $11H$ پر می شود	۲
		۳
		۴
		۵



		۶
		۷
		۸
		۹
		۱۰

سوال ۲- چرا از ردیف هشتم به بعد مقدار SW-BUS/ یک گذاشته شد؟

سوال ۳- داده های ۰۰ , ۰۱ را به ترتیب در رجیسترهای R_0 و R_1 بریزید. سپس به کمک رجیستر R_2 مقادیر آنها را جابجا کنید. و مراحل انجام این کار را بصورت نمایش سمبلیک نشان دهید.

سوال ۴- داده های ۲۲ , ۳۳ , ۴۴ , ۵۵ را به ترتیب در رجیسترهای R_0 تا R_3 بریزید. اکنون مقدار داده R_2 را با R_1 جابجا کرده و داده R_3 را با R_0 جابجا نمایید و مراحل انجام این کار را بصورت نمایش سمبلیک نشان دهید. آیا مقادیر رجیسترهای R_0 تا R_3 بترتیب ۲۲ , ۳۳ , ۴۴ , ۵۵ هستند؟ علت را توضیح دهید. در بهترین حالت انجام عملیات فوق چند داده از بین می رود؟

سوال ۵- اکنون مقدار داده R_0 را در DR_0 و داده R_1 را در DR_1 بریزید. سپس داده DR_0 را در DR_1 بریزید. آیا این عمل مستقیماً امکان پذیر است؟ چرا؟

آزمایش ۲- کار با ALU در حالت محاسبات منطقی

۱- برد را در حالت محاسبات منطقی قرار دهید ($M=1$). سپس برای هر جفت از داده های A و B، خروجی را بر روی ALU مشاهده کرده و ستونهای جدول زیر را تکمیل نمایید.

* توجه کنید که بعد از ریختن A و B، به ترتیب در رجیسترهای DR_0 و DR_1 ، می بایستی ابتدا $LDDR_0$ و $LDDR_1$ را غیر فعال کرده و سپس ALU-BUS را فعال کنید. (بعد از هر بار کردن رجیسترهای DR_0 و DR_1 ، تا بار کردن مجدد، داده آنها نباید عوض شود. در صورت تعویض، مجدد آن را بار کنید.)

DR_0				A= B=	A= B=	A= B=	A= B=
S_3	S_2	S_1	S_0	ALU Output	ALU Output	ALU Output	ALU Output
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

۲- اکنون برای همان داده های ورودی در جدول قبل، مقادیر توابع منطقی جدول زیر را بصورت دستی محاسبه نمایید.

DR*	A=	A=	A=	A=
DR\	B=	B=	B=	B=
Function	ALU Value	ALU Value	ALU Value	ALU Value
$F = 0$	**	**	**	**
$F = -1$ (2's COMP)				
$F = A$				
$F = \bar{A}$				
$F = B$				
$F = \bar{B}$				
$F = A + B$				
$F = \overline{A + B}$				
$F = AB$				
$F = \overline{AB}$				
$F = A \oplus B$				
$F = \overline{A \oplus B}$				
$F = \bar{A} + B$				
$F = A + \bar{B}$				
$F = \bar{A}B$				
$F = A\bar{B}$				

۳- با مقایسه سطرهای جدول اول (مشاهدات عملی) و سطرهای جدول دوم (محاسبات تئوری) جدول زیر را تکمیل کنید.

M = 1				
S ₃	S ₂	S ₁	S ₀	نتیجه گیری (عملیات منطقی که ALU انجام می دهد را با متغیرهای A و B بیان کنید.)
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

۴- با نتایج بدست آمده از جدول فوق و با کمک رجیسترها، برای داده های ($A=1$ و $B=4E$ و $C=22$) حاصل عبارت های منطقی زیر با ALU محاسبه نمایید و درگزارش کار خود، نحوه انجام هر یک را مرحله به مرحله توضیح دهید (برای توضیح می توانید از نمایش سمبلیک نیز استفاده کنید).

$$1) F = (\overline{A \oplus B}) + \overline{AB}$$

$$2) F = AB \oplus \overline{AB}$$

$$3) F = \overline{\overline{B(A+B)}}$$

$$4) F = C + \overline{AB}$$

$$5) F = \overline{C} B \overline{A}$$

آزمایش ۳- کار با ALU در حالت محاسبات ریاضی و بدون نقلی ورودی

- ۱- برد را در حالت محاسبات ریاضی و بدون نقلی ورودی قرار دهید ($M=0$ و $CIN=1$). سپس برای هر جفت از داده های A و B ، خروجی را بر روی ALU مشاهده کرده و ستونهای جدول زیر را تکمیل نمایید.
- * توجه کنید که بعد از ریختن A و B ، به ترتیب در رجیسترهای DR_0 و DR_1 ، می بایستی ابتدا $LDDR_0$ و $LDDR_1$ را غیر فعال کرده و سپس ALU-BUS را فعال کنید.

DR_0				A= B=	A= B=	A= B=	A= B=
S_3	S_2	S_1	S_0	ALU Output	ALU Output	ALU Output	ALU Output
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

۲- اکنون برای همان داده های ورودی در جدول قبل، مقادیر توابع جدول زیر را بصورت تئوری محاسبه نمایید.

DR◀ DR\	A= B=	A= B=	A= B=	A= B=
Function	ALU Value	ALU Value	ALU Value	ALU Value
F = -1 (2's COMP)				
F = A				
F = A MINUS 1				
F = A PLUS A				
F = A PLUS B				
F = A PLUS AB				
F = A PLUS A\bar{B}				
F = A MINUS B MINUS 1				
F = AB MINUS 1				
F = A\bar{B} MINUS 1				
F = A + B				
F = A + \bar{B}				
F = (A + B) PLUS A				
F = (A + \bar{B}) PLUS A				
F = (A + B) PLUS A\bar{B}				
F = (A + \bar{B}) PLUS AB				

۳- با مقایسه سطرهای جدول اول (مشاهدات عملی) و سطرهای جدول دوم (محاسبات تئوری) جدول زیر را تکمیل کنید.

$$M = 0, /CIN=1$$

نتیجه گیری				
S_3	S_2	S_1	S_0	(عملیات منطقی که ALU انجام می دهد را با متغیرهای A و B بیان کنید.)
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

۴- با نتایج بدست آمده از جدول فوق و با کمک رجیسترها، برای داده های ($A=11$ و $B=55$ و $C=33$) حاصل عبارت های ریاضی زیر را در ALU محاسبه نمایید و درگزارشکار خود، نحوه انجام هریک را مرحله به مرحله توضیح دهید (برای توضیح می توانید از نمایش سمبلیک نیز استفاده کنید).

- 1) $F = A \text{ PLUS } AB \text{ PLUS } (A + B)$
- 2) $F = A\bar{B} \text{ MINUS } 2$
- 3) $F = B \text{ PLUS } AB$
- 4) $F = C \text{ PLUS } (A + B) \text{ MINUS } 1$
- 5) $F = (A + B + C) \text{ PLUS } (B + C)$

آزمایش ۴- کار با ALU در حالت محاسبات ریاضی و با نقلی ورودی

- ۱- برد را در حالت محاسبات ریاضی و با نقلی ورودی قرار دهید ($M=0$ و $CIN=0$). سپس برای هر جفت از داده های A و B، خروجی را بر روی ALU مشاهده کرده و ستونهای جدول زیر را تکمیل نمایید.
- * توجه کنید که بعد از ریختن A و B، به ترتیب در رجیسترهای DR_0 و DR_1 ، می بایستی ابتدا $LDDR_0$ و $LDDR_1$ را غیر فعال کرده و سپس ALU-BUS را فعال کنید.

DR_0				A= B=	A= B=	A= B=	A= B=
S_3	S_2	S_1	S_0	ALU Output	ALU Output	ALU Output	ALU Output
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

۲- اکنون برای همان داده های ورودی در جدول قبل، مقادیر توابع جدول زیر را بصورت تئوری محاسبه نمایید.

DR◊ DR\	A= B=	A= B=	A= B=	A= B=
Function	ALU Value	ALU Value	ALU Value	ALU Value
F = 0
F = A				
F = A PLUS 1				
F = A PLUS A PLUS 1				
F = A PLUS B PLUS 1				
F = A PLUS AB PLUS 1				
F = A PLUS A\bar{B} PLUS 1				
F = A MINUS B				
F = (A + B) PLUS 1				
F = (A + \bar{B}) PLUS 1				
F = (A + B) PLUS A PLUS 1				
F = (A + \bar{B}) PLUS A PLUS 1				
F = (A + B) PLUS A\bar{B} PLUS 1				
F = (A + \bar{B}) PLUS AB PLUS 1				
F = AB				
F = A\bar{B}				

۳- با مقایسه سطرهای جدول اول (مشاهدات عملی) و سطرهای جدول دوم (محاسبات تئوری) جدول زیر را پر کنید.

$$M = \diamond, /CIN=\diamond$$

نتیجه گیری				
S ₃	S ₂	S ₁	S ₀	(عملیات منطقی که ALU انجام می دهد را با متغیرهای A و B بیان کنید.)
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

۵- با نتایج بدست آمده از جدول فوق و با کمک رجیسترها، برای داده های ($A=DD$ و $B=YY$) حاصل عبارت های زیر را در ALU محاسبه نمایید و در گزارش کار خود نحوه انجام هریک را توضیح دهید. (برای توضیح می توانید از نمایش سمبلیک نیز استفاده کنید).

- 1) $F = ((A + B) \text{ PLUS } 1)B$
- 2) $F = B \text{ MINUS } AB$
- 3) $F = ((A + \bar{B}) \text{ PLUS } A \text{ PLUS } 1)(\bar{A}\bar{B})$
- 4) $F = A \text{ MINUS } (2 * B) \text{ MINUS } 1$
- 5) $F = (A + B) \text{ PLUS } (A + B) \text{ PLUS } 1$

آزمایش ۵- آشنایی کار با حافظه با دسترسی تصادفی (RAM) و اعمال تغییرات در آن

اهداف:

(۱) تسلط بر مشخصات RAM ایستا و چگونگی کار با آن.

(۲) آشنایی با مدار خواندن /نوشتن تراشه. RAM ۱۱۶

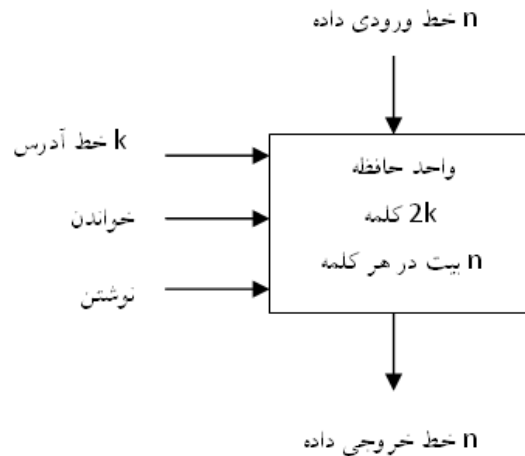
معرفی:

واحد حافظه مجموعه ای از سلول های ذخیره سازی به همراه مدارات لازم برای انتقال اطلاعات به داخل و خارج آنهاست. حافظه، اطلاعات دودویی را بصورت دسته هایی از بیت بنام کلمه (word) ذخیره می کند. یک کلمه در حافظه، مجموعه ای از بیت هاست که بصورت یک واحد، به داخل و خارج حافظه انتقال می یابد. کلمه حافظه گروهی از ۰ و ۱ هاست و ممکن است بعنوان یک عدد، یک کد دستورالعمل، یک یا چند کاراکتر الفبا عددی یا هر اطلاعات دودویی کد شده دیگر باشد. یک گروه هشت بیتی، بایت خوانده می شود. در اغلب حافظه های کامپیوتر، تعداد بیت های هر کلمه مضربی از ۸ است. بنابراین یک کلمه ۱۶ بیتی حاوی دو بایت است و یک کلمه ۳۲ بیتی نیز از چهار بایت ساخته می شود. ظرفیت حافظه کامپیوترهای تجاری معمولاً بصورت تعداد بایت هایی که می توان در آن ذخیره کرد، بیان می شود.

ساختمان درونی یک واحد حافظه بوسیله تعداد کلمات آن و تعداد بیت های هر کلمه مشخص می گردد. خطوط ورودی خاصی که کلمه بخصوصی را انتخاب می کنند خطوط آدرس نام دارند. به هر کلمه در حافظه یک شماره شناسایی تعلق می گیرد که به آن آدرس اطلاق می شود، و از ۰ آغاز و با ۱، ۲، ۳ تا $2^k - 1$ ادامه می یابد که در آن k تعداد خطوط آدرس است. انتخاب یک کلمه خاص در داخل حافظه با اعمال آدرس دودویی k بیتی به خطوط آدرس تحقق می یابد. دیکدوری در داخل حافظه این آدرس را دریافت کرده و مسیره های لازم را برای انتخاب بیت های کلمه خاص باز می کند. حافظه های کامپیوتر ممکن است از 1024 کلمه، که 10 خط آدرس نیاز دارند، تا 2^{32} کلمه، که 32 خط آدرس لازم دارند، متغیر باشد. رسم بر این است که تعداد کلمات (یا بایت ها) را در یک حافظه با یکی از حروف K (کیلو)، M (مگا) یا G (گیگا) بیان کنند. K برابر با 2^{10} ، M برابر با 2^{20} و G برابر با 2^{30} می باشد. بنابراین $K=2^{16}$ ، $M=2^{21}$ و $G=2^{22}$. دربرد آموزشی که در اختیار دارید به علت داشتن 8 خط آدرس، حافظه $2^8=256$ کلمه ای طراحی شده است.

در حافظه با دسترسی تصادفی (RAM)، انتقال اطلاعات از هر مکان دلخواه بصورت تصادفی و دلخواه امکان پذیر است. یعنی عمل نشانیدن یک کلمه در هر حافظه یکسان بوده و زمان لازم برای آن مستقل از مکان فیزیکی سلول در حافظه است. مفهوم "دستیابی تصادفی" نیز از همین مطلب ناشی می شود.

ارتباط بین حافظه و محیط اطراف آن از طریق خطوط داده ورودی و خروجی، انتخاب آدرس و خطوط کنترل که جهت انتقال را مشخص می کنند صورت می گیرد. بلاک دیاگرام یک حافظه RAM در شکل ۱ - ۵ نشان داده شده است. n خط ورودی داده اطلاعات را که باید در حافظه ذخیره شوند فراهم می آوردند، و n خط خروجی داده نیز اطلاعاتی را که از حافظه بیرون می آیند در اختیار می گذارند. k خط آدرس یک عدد دودویی k بیتی را برای انتخاب کلمه مورد نظر از میان 2^k کلمه، در داخل حافظه فراهم می آوردند. دو خط ورودی جهت انتقال مورد نظر را مشخص می کنند.



شکل ۱-۵ بلاک دیاگرام یک حافظه با دستیابی تصادفی (RAM)

در یک حافظه RAM می توان دو عمل نوشتن (Write) و خواندن (Read) را انجام داد. سیگنال نوشتن، انتقال به داخل و خواندن، انتقال به خارج را میسر می سازد. در پذیرش یکی از این دو سیگنال کنترل، مدارات داخلی حافظه اعمال لازم را انجام می دهند. عمل نوشتن محتوای یک رجیستر داده را به حافظه M ، انتخاب شده بوسیله آدرسی، انتقال می دهد. فرض کنید که داده ورودی در رجیستر R_1 و آدرس در AR باشد. عمل نوشتن به صورت زیر می تواند بیان شود:

$$\text{WRITE: } M[AR] \leftarrow R_1$$

عبارت فوق موجب انتقال اطلاعات از R_1 به کلمه حافظه M ، انتخاب شده بوسیله آدرس موجود در AR ، می گردد. با این توضیح، عمل خواندن را نیز می توانیم با عبارت زیر بیان کنیم:

$$\text{READ: } DR \leftarrow M[AR]$$

این عبارت موجب انتقال اطلاعات از کلمه حافظه M ، که بوسیله آدرس موجود در AR انتخاب شده، به DR می گردد.



جدول زیر نحوه کار نوشتن و خواندن را توسط برد توضیح می دهد:

<p>مراحلی که برای انتقال یک کلمه جدید و ذخیره آن در حافظه باید طی شود به قرار زیر است:</p> <p>۱- اعمال آدرس کلمه مورد نظر به خطوط آدرس با تنظیم $LDAR=1$, $SW-BUS=0$ / و اعمال کلاک پالس، آدرس داده وارد شده به رجیستر AR فرستاده می شود. سپس با اعمال $LDAR=0$ ثبات آدرس را از تغییر حفظ کنید.</p> <p>۲- اعمال بیت های داده ای که قرار است در حافظه ذخیره شوند، بر روی خطوط ورودی داده.</p> <p>۳- فعال کردن ورودی نوشتن.</p> <p>با تنظیم $SW-BUS=0$, $W/R=0$, $CE=0$ / داده وارد شده (بدون نیاز به اعمال کلاک پالس) به محتوای محل AR فرستاده می شود. سپس با اعمال $CE=1$ / داده را از تغییر محافظت می نمایم.</p>	<p>نوشتن (WRITE)</p>
<p>مراحلی که برای انتقال یک کلمه به خارج از حافظه باید طی شود بقرار زیر است:</p> <p>۱- اعمال آدرس دودویی کلمه مورد نظر بر روی خطوط آدرس با تنظیم $LDAR=1$, $SW-BUS=0$ / و اعمال کلاک پالس آدرس داده وارد شده به رجیستر AR فرستاده می شود. سپس با اعمال $LDAR=0$ ثبات آدرس را از تغییر حفظ کنید.</p> <p>۲- فعال کردن ورودی خواندن.</p> <p>با تنظیم $SW-BUS=1$, $W/R=1$, $CE=0$ / موجب می گردد محتوای رجیستر AR بر روی RAM نوشته و توسط LED های RAM DR نمایش داده می شود.</p>	<p>خواندن (READ)</p>



اجرای آزمایش:

۱- داده های ۱۰، AB، CD، EF را به ترتیب در خانه های حافظه ۰۰، ۰۱، ۰۲، ۰۳ ذخیره نمایید و عملیات خود را مطابق نمونه در جدول زیر یادداشت نمایید.

LDAR	/CE	W/R	/SW-BUS	/ALU-BUS	/R۰-BUS	/R۱-BUS	/R۲-BUS	/R۳-BUS	Dy~	P۰	AR	RAM-DR	نمایش سمبلیک جزء به جزء عملیات	نمایش سمبلیک کل عملیات
۱	۱	۰	۰	۱	۱	۱	۱	۱	۰۰H	↑	۰۰	xx	AR ← 00	M[۰۰] ← 10
۰	۰	۰	۰	۱	۱	۱	۱	۱	۱۰H		۰۰	۱۰	RAM-DR ← 10	

۲- داده های ۰۴، ۹۶، ۰۵، AV را به ترتیب در ثباتهای R۰، R۱، R۲، R۳ بریزید.

داده ثبات R۰ را به عنوان آدرس حافظه و داده ثبات R۱ را به عنوان مقدار حافظه در نظر گرفته و آن را در حافظه RAM ذخیره نمایید و شرح عملیات خود را در جدول زیر یادداشت نمایید.

داده ثبات R۲ را به عنوان آدرس حافظه و داده ثبات R۳ را به عنوان مقدار حافظه در نظر گرفته و آن را در حافظه RAM ذخیره نمایید و شرح عملیات خود را در ادامه جدول یادداشت نمایید.

LDAR	/CE	W/R	/SW-BUS	/ALU-BUS	/R۰-BUS	/R۱-BUS	/R۲-BUS	/R۳-BUS	Dy~	P۰	AR	RAM-DR	نمایش سمبلیک جزء به جزء عملیات	نمایش سمبلیک کل عملیات
													AR ← R0	M[۰۴] ← 96
													RAM-DR ← R1	

۳- هریک از مقادیر حافظه های ۰۰ تا ۰۵ را از RAM خوانده و شرح عملیات خود را در ادامه جدول یادداشت نمایید.

LDAR	/CE	W/R	/SW-BUS	/ALU-BUS	/R۰-BUS	/R۱-BUS	/R۲-BUS	/R۳-BUS	D۷-	P۰	AR	RAM-DR	نمایش سمبلیک عملیات
												xx	READ: RAM-DR ← M[00]

۴- مقادیر موجود در حافظه های ۰۰ و ۰۵ را با هم جابجا کنید. این کار را در خصوص حافظه های ۰۱ با ۰۴ و ۰۲ با ۰۳ نیز انجام داده و شرح مرحله به مرحله این عملیات ها را به صورت سمبلیک نمایش دهید.

آزمایش ۶- آشنایی کار با تبادل داده بین واحدهای RAM و ALU

۱- داده های ۱۷، ۲A، ۱E را به ترتیب در خانه های حافظه ۰۰، ۰۱، ۰۲ ذخیره نمایید.

۲- داده های خانه های ۰۰ تا ۰۲ را به ترتیب A، B، C در نظر گرفته و به کمک واحد ALU و ثباتهای R۰ تا R۳ توابع جدول زیر را پیاده سازی نمایید و مراحل آن را مطابق نمونه در جدول یادداشت کنید.

عملیات	شرح انجام عملیات در واحد ALU	مقدار محاسبه شده توسط ALU	شماره حافظه جهت ذخیره سازی
$F_1 = A + B$	$DR_0 \leftarrow M[00] , DR_1 \leftarrow M[01]$ $M = 1 , S_{3-0} = 1110$ $M[F_1] \leftarrow ALU$		F1H
$F_2 = \overline{A \oplus B} \text{ MINUS } 1$			F2H
$F_3 = (\overline{AB} \oplus A\overline{B}) \text{ PLUS } A$	$M = 1 , S_{3-0} = 0010$ $R_0 \leftarrow ALU$ $S_{3-0} = 0111$ $R_1 \leftarrow ALU$ $DR_0 \leftarrow R_0$ $DR_1 \leftarrow R_1$ $S_{3-0} = 0110$ $R_1 \leftarrow ALU$ $DR_0 \leftarrow M[00]$ $DR_1 \leftarrow R_1$ $M = 0 , /CIN = 1 , S_{3-0} = 1001$ $M[F_3] \leftarrow ALU$		F3H
$F_4 = C \text{ PLUS } AC \text{ MINUS } B$			F4H



$F_5 = (2 * (A \oplus B)) \text{ PLUS } 1$			F5H
$F_6 = \bar{A} \text{ PLUS } \bar{A}B \text{ PLUS } B\bar{C}$			F6H
$F_7 = \overline{(BC \text{ MINUS } 1)}$			F7H
$F_8 = (A + \bar{B}) \text{ PLUS } ((A + \bar{B})B) \text{ PLUS } 1$			F8H

۳- حال، هریک از مقادیر حافظه های F1 تا F8 را از RAM خوانده و با مقادیر جدول فوق که قبل از نوشتن در حافظه در ALU بدست آورده بودید، مقایسه کنید.

آزمایش ۷- انجام عملیات مرتب سازی داده ها در حافظه

اهداف:

(۱) آشنایی با عملکرد LED مربوط به COUT

(۲) آشنایی با کاربرد LED مزبور برای مرتب سازی داده ها در حافظه RAM

خروجی COUT مربوط به انجام اعمال ریاضی (حسابی) بین ورودی های A و B در ALU می باشد که پس از حاصل شدن نتیجه بیت های A^3 و B^3 مشخص می شود و در صورتیکه در انجام عمل ریاضی مربوطه (مثلا در جمع) یک CARRY و یا (مثلا در تفریق) یک BARROW ایجاد گردد این پایه فعال می شود.

ACTIVE-HIGH DATA		
INPUT C_n	MAGNITUDE	OUTPUT C_{n+1}
H	$A \leq B$	H
L	$A < B$	H
H	$A > B$	L
L	$A \geq B$	L

اجرای آزمایش:

۱- داده های E_6 , E_2 را به ترتیب در DR_0 و DR_1 بریزید. سپس عملیات های A PLUS A ، A PLUS B ، A MINUS B و

A MINUS B را توسط واحد ALU انجام داده و مشاهدات خود در مورد کار LED مربوط به COUT یادداشت کنید.

۲- باتوجه به نتایج، برای مقایسه دو داده چگونه می توان از ALU استفاده نمود؟ این روش را برای همان دو داده و نیز با جابجا کردن

جای آن ها تکرار کنید. با یکسان کردن داده های DR_0 و DR_1 ، حالت تساوی دو عدد را نیز بررسی کنید.

۳- داده های جدول زیر را در خانه های مشخص شده در حافظه ذخیره نمایید.



شماره خانه حافظه	داده ای که باید ذخیره گردد
۰۱	
۰۲	
۰۳	
۰۴	
۰۵	
۰۶	
۰۷	
۰۸	
۰۹	
۰A	

پیوست

جدول عملکرد آی سی ۷۴۱۸۱

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		$\overline{C}_n = H$ (no carry)	$\overline{C}_n = L$ (with carry)
L	L	L	L	$F = \overline{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	H	$F = \overline{A + B}$	$F = A + B$	$F = (A + B) \text{ PLUS } 1$
L	L	H	L	$F = \overline{AB}$	$F = A + \overline{B}$	$F = (A + \overline{B}) \text{ PLUS } 1$
L	L	H	H	$F = 0$	$F = \text{MINUS } 1 \text{ (2's COMPL)}$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } \overline{AB}$	$F = A \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	L	H	$F = \overline{B}$	$F = (A + B) \text{ PLUS } \overline{AB}$	$F = (A + B) \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = A\overline{B}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	L	L	L	$F = \overline{A + B}$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
H	L	L	H	$F = A \oplus \overline{B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = (A + \overline{B}) \text{ PLUS } AB$	$F = (A + \overline{B}) \text{ PLUS } AB \text{ PLUS } 1$
H	L	H	H	$F = AB$	$F = AB \text{ MINUS } 1$	$F = AB$
H	H	L	L	$F = 1$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = A + \overline{B}$	$F = (A + B) \text{ PLUS } A$	$F = (A + B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = A + B$	$F = (A + \overline{B}) \text{ PLUS } A$	$F = (A + \overline{B}) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$